

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

INF-118



PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of:

A. BUERKE ET AL.

Serial No. 10/724,136

Art Unit: 2811

Filed: December 1, 2003

Examiner: Unknown

For: LOW RESISTANCE BARRIER FOR A MICROELECTRONIC COMPONENT  
AND METHOD FOR FABRICATING THE SAME

**CLAIM TO PRIORITY UNDER 35 U.S.C. § 119**

Sir:

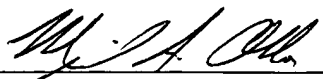
The benefit of the filing date of the following prior application filed in the following foreign country is hereby requested and the right of the priority provided under 35 U.S.C. § 119 is hereby claimed:

German Patent Appln. No. 102 55 835.3 filed November 29, 2002

In support of this claim, filed herewith is a certified copy of said foreign application.

Respectfully submitted,

By:

  
Michael A. Oblon  
Reg. No. 42,956

Date: April 19, 2004  
SHAW PITTMAN LLP  
1650 Tysons Boulevard  
McLean, VA 22102  
Tel: (703) 770-7645



## Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

**Aktenzeichen:** 102 55 835.3  
**Anmeldetag:** 29. November 2002  
**Anmelder/Inhaber:** Infineon Technologies AG,  
München/DE  
**Bezeichnung:** Niederohmige WN<sub>x</sub>-Barriere  
**IPC:** H 01 L 23/532

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 11. Dezember 2003  
**Deutsches Patent- und Markenamt**  
Der Präsident  
Im Auftrag

A handwritten signature in black ink, appearing to be 'Ebert', is written over the printed name.

**Ebert**

# MÜLLER • HOFFMANN & PARTNER – PATENTANWÄLTE

European Patent Attorneys – European Trademark Attorneys

Innere Wiener Strasse 17  
D-81667 München

Anwaltsakte: 12387

Ko/Rb/mk

Anmelderzeichen: 2002P16003 DE  
(2002 E 15986 DE)

29.11.2002

## **Infineon Technologies AG**

St.-Martin-Straße 53  
81669 München

---

**Niederohmige WN<sub>r</sub>-Barriere**

---

---

Beschreibung

Niederohmige  $WN_x$ -Barriere

5 Die Erfindung betrifft ein mikroelektronisches Bauelement mit zumindest einer aus  $WN_x$  gebildeten Barrierschicht sowie ein Verfahren zur Herstellung eines solchen mikroelektronischen Bauelements.

10 Im Zuge einer stetigen Erhöhung der Rechnerleistung und der Speicherkapazität von Mikrochips hat die Integrationsdichte der elektronischen Bauelemente, wie Transistoren oder Kondensatoren stetig zugenommen. So gilt seit über 30 Jahren das so genannte Moore'sche Gesetz, das eine Verdoppelung der Integrationsdichte in einem Zeitraum von 18 Monaten beschreibt.  
15 Auch für die Zukunft wird eine weitere Leistungssteigerung für Mikrochips im Rahmen des Moore'schen Gesetzes und für spezielle Bauelemente, wie zum Beispiel Videochips, noch darunter angestrebt, so dass die elektronischen Bauelemente  
20 weiter miniaturisiert werden müssen.

Eine höhere Integration wird im Wesentlichen durch eine weitere Verkleinerung der elektronischen Bauelemente erreicht. Dies führt gleichzeitig zu einer Steigerung der Arbeitsgeschwindigkeit des Mikrochips. Die Realisierung von Submikrometerstrukturen ist deshalb heute eine der wichtigsten Aufgaben für die Weiterentwicklung der Mikroelektronik. Daraus  
25 ergeben sich höhere Anforderungen an die gesamte Technologie zur Herstellung von mikroelektronischen Bauelementen. Die einzelnen technologischen Schritte müssen zum Teil bis an ihre prinzipiellen Grenzen heran genutzt werden und neue Verfahren müssen entwickelt und in die industrielle Fertigung eingeführt werden.

35 In Speicherchips werden für die Ansteuerung der Kondensatoren Transistoren verwendet, deren Gateelektrode üblicherweise aus

einer Schicht aus Polysilizium aufgebaut ist. Allerdings zeigte sich, dass mit diesem Material der Reduzierung der Elektrodenhöhe sowie der Steigerung der Betriebsgeschwindigkeit der Schaltung enge Grenzen gesetzt sind. Die Reduzierung der Elektrodenhöhe ist aus prozesstechnischen Gründen wünschenswert, da so die Planarität der integrierten Schaltung verbessert werden kann, wodurch sich wiederum die Qualität der eingesetzten fotolithografischen Prozesse verbessert. Allerdings wird durch die Verringerung der Elektrodenhöhe deren Querschnittsfläche reduziert, was wiederum zu einer Erhöhung des Widerstands der Elektrode führt.

Die Betriebsgeschwindigkeit der Schaltung hängt aber auch von der Leitfähigkeit der Gateelektrode bzw. der Gate-Bahnen ab. Um diese zu erhöhen ist es erstrebenwert, Materialien mit geringem spezifischen Widerstand zu verwenden. Somit wurde nach alternativen Materialien gesucht, die eine weitere Reduzierung des spezifischen Widerstandes der Schicht, aus der die Gateelektrode strukturiert wird, erlauben.

Durch Aufbringen einer zusätzlichen Schicht eines Metallsilizids oder, in der nächsten Entwicklungsstufe, eines Metalls mit geringem elektrischen Widerstand auf der Elektroden-schicht, konnte die Leitfähigkeit der Elektrode erhöht werden. Eine Gateelektrode besteht dann beispielsweise aus einer Schicht aus Polysilizium, auf welcher eine Schicht aus Wolframsilizid und zuletzt eine Capnitridschicht abgeschieden ist. Die Reaktion zwischen Polysilizium und Wolframsilizid verläuft in so einem kontrollierten Ausmaß, dass keine Barriereschicht zwischen der Polysiliziumschicht und der Wolframsilizidschicht erforderlich ist, um eine einmal erzeugte Struktur bzw. deren elektrische Eigenschaften über längere Zeiträume aufrecht zu erhalten. Wird jedoch, um den elektrischen Widerstand der Elektrode weiter abzusenken, die Wolframsilizidschicht durch eine Schicht aus reinem Wolfram ersetzt, muss zwischen der Schicht aus Polysilizium und der

Wolframschicht eine Barrierschicht angeordnet werden, da sonst die Metalle der beiden Schichten zu Wolframsilizid abreagieren, was eine im Vergleich zu reinem Wolframmetall geringere elektrische Leitfähigkeit aufweist. Die durch die Verwendung von Wolfram gewonnenen Vorteile würden daher wieder verloren gehen. In einem anderen möglichen Integrations-  
5 schema wird die Wolframschicht direkt auf dem Gateoxid aufgebracht. Wolframmetall weist eine deutlich höhere elektrische Leitfähigkeit auf als Wolframsilizid. Auch hier ist es erforderlich, zwischen Gateoxid und Wolframelektrode eine Barriere-  
10 schicht aufzubringen, da sonst an der Grenzfläche das Wolframmetall zu Wolframoxid umgesetzt wird. Weitere Anordnungen, in welchen eine Barrierschicht erforderlich ist, sind beispielsweise Kontaktflächen zwischen einem elektrisch aktiven  
15 Gebiet, beispielsweise einem dotierten Gebiet in einem Siliziumsubstrat zur Definition einer Elektrode, und einem Kontaktplug zu einer Leiterbahn. Ebenso müssen Gräben, welche für die Herstellung von Leiterbahnen in ein Dielektrikum eingebracht werden, zunächst mit einer Barrierschicht ausge-  
20 kleidet werden, um zu verhindern, dass später das Metall, beispielsweise Kupfer oder Wolfram, aus der Leiterbahn in darunter liegende Schichten, wie Gebiete des Siliziumsubstrats, oder in das Dielektrikum eindiffundiert.

25 Eine Barrierschicht muss verschiedene Anforderungen erfüllen, um in einem Mikrochip verwendet werden zu können. So muss die Barrierschicht auf dem Material haften, auf welchem sie abgeschieden wird. Weiter muss sie auch eine ausreichende Haftung für diejenigen Materialien bereitstellen, die anschließend auf der Barrierschicht abgeschieden werden sol-  
30 len. Die Barrierschicht muss stabil gegenüber den während der Herstellung eines Mikrochips auftretenden Produktionsprozessen sein und darf sich beispielsweise bei Temperaturen, wie sie bei der Herstellung von Mikrochips verwendet werden, in ihrer Funktionalität, z.B. hinsichtlich Haftung, Stabili-  
35 tät und elektrischem Kontaktwiderstand, nicht verschlechtern.

Bei einer Anordnung als Barriere zwischen zwei elektrisch leitfähigen Bauelementen, beispielsweise wie oben beschrieben zwischen einer Polysiliziumschicht und einer Wolframschicht, darf die Barriereschicht die gewünschte hohe elektrische Leitfähigkeit nicht negativ beeinflussen. Die Barriereschicht sollte daher einen möglichst geringen elektrischen Widerstand aufweisen. Schließlich muss sich die Barriereschicht fehlerfrei herstellen lassen und ihre Barrierefunktion bei einem Betrieb des Mikrochips über längere Zeiträume, bis hin zu mehreren Jahren, beibehalten.

Wolframnitrid ( $WN_x$ ) besitzt Eigenschaften, welches es für die Verwendung als Barriereschicht geeignet erscheinen lässt. Es lässt sich durch physikalische Gasphasenabscheidung (PVD) oder durch chemische Gasphasenabscheidung (CVD) in dünnen Schichten abscheiden, die auch bei geringen Schichtdicken von weniger als 30 nm eine hohe Stabilität zeigen. Wolframnitrid lässt sich in Abhängigkeit der Mengen an zugeführter Stickstoffvorläuferverbindung und Wolframvorläuferverbindung mit unterschiedlicher Stöchiometrie als amorphe oder polykristalline Schicht abscheiden. Vorläuferverbindungen sind Verbindungen, welche Elemente der herzustellenden Verbindung enthalten, und die zusammen mit weiteren Vorläuferverbindungen zur gewünschten Verbindung reagieren.

B.-S. Suh, H.-K. Cho, Y.-J. Lee, W.-J. Lee und C.-O. Park (J. Appl.-Phys., 89, 4128-4133 (2001)) berichten über die Kristallisation amorpher  $WN_x$ -Schichten. Die Autoren stellten  $WN_x$ -Schichten durch Sputtern eines 99,95 % W-Targets in einer Ar/ $N_2$ -Atmosphäre dar. Die Zusammensetzung der Schicht wurde variiert, indem der Stickstoffanteil  $N_2/Ar+N_2$  bei konstantem Druck auf 5 %, 10 %, 15 %, 20 %, 25 %, 30 % und 40 % eingestellt wurde. Die  $WN_x$ -Schicht wurde jeweils auf einem Silizium-Wafer in einer Schichtdicke von 100 nm abgeschieden. Die Zusammensetzung der  $WN_x$ -Schichten wurde jeweils durch Auger-Elektronenspektroskopie (AES) untersucht. Die  $WN_x$ -Schichten



mit einem Stickstoffanteil von 16 %, 21 %, 26 % und 32 % zeigten eine amorphe Struktur, während die  $WN_x$ -Schichten mit einem Stickstoffgehalt von 40 %, 42 % und 44 % eine polykristalline Struktur aufwiesen. Die Substrate wurden in einer Atmosphäre aus 10 %  $H_2/Ar$  für eine Stunde getempert und die Struktur der getemperten Schicht anschließend durch Röntgendiffraktion erneut untersucht. Die polykristallinen  $W_2N$ -Schichten zeigten bis zu einer Temperatur von 800°C keine Phasenänderung, während die amorphen Filme bei Temperaturen zwischen 450 und 600°C begannen zu kristallisieren und sich bei Temperaturen zwischen 600 und 700°C in eine zweiphasige Mischung aus W und  $W_2N$  umwandelten. Oberhalb von 800°C setzten alle Schichten Stickstoff frei, so dass eine Schicht aus Wolfram erhalten wurde. Zur Prüfung der Barriereigenschaften wurde jeweils eine Kupferschicht mit einer Dicke von 130 nm auf der  $WN_x$ -Schicht abgeschieden und das Substrat anschließend wie oben beschrieben in einer Atmosphäre aus 10 %  $H_2/Ar$  für eine Stunde getempert. Die amorphen  $WN_x$ -Schichten behielten bis zu Temperaturen von 800°C ihre Barriereigenschaften, während bei den polykristallinen  $W_2N$ -Schichten bei 800°C lokale Defekte auftraten. Die Autoren erklären die besseren Barriereigenschaften der amorphen  $WN_x$ -Schichten auch nach einer Kristallisation der Schicht mit deren dichterem Struktur. Die aus amorphen  $WN_x$ -Schichten erhaltenen kristallisierten Schichten enthalten große Primärkristalle aus  $W_2N$ , wobei die Zwischenräume zwischen den Kristallen mit einer Mischung aus W und  $W_2N$ -Mikrokristallen ausgefüllt sind. Diffusionspfade, auf welchen Kupferatome in die der  $WN_x$ -Barrierschicht gegenüberliegend angeordnete Siliziumschicht gelangen können, können daher weitgehend unterdrückt werden.

In der US 6,340,629 B1 wird ein Verfahren zur Herstellung von Gateelektroden für Halbleiterbauelemente beschrieben. Dazu wird zunächst auf einem Siliziumsubstrat eine Gateoxidschicht erzeugt, auf welcher eine Schicht aus dotiertem Silizium abgeschieden wird. Auf der Siliziumschicht wird eine Diffusi-

onsbarriere aus Wolframnitrid abgeschieden, welche vorzugsweise einen Stickstoffgehalt von 5 - 20 Atom-% aufweist.

Durch Tempern wird die Wolframnitridschicht in eine Doppelschicht überführt, welche eine Wolframsiliziumnitridschicht

5 (WSiN) und eine Wolframschicht umfasst. Die anschließend an die Siliziumschicht ausgebildete Wolframsiliziumschicht wirkt als Diffusionsbarriere, welche eine Reaktion zwischen der Wolframschicht und der Siliziumschicht verhindert. Die zu-

10 oberst angeordnete Wolframschicht wirkt als Keimschicht für die Abscheidung einer weiteren Wolframschicht. Diese Wolframschicht wird nach dem Tempern durch chemische Gasphasenabscheidung erzeugt. Die Wolframschicht weist eine Dicke von

etwa 500 - 1000 Å auf. Anschließend wird in üblicher Weise die Gateelektrode strukturiert, indem zunächst eine isolierende Schicht aus beispielsweise SiO<sub>2</sub> oder Si<sub>3</sub>N<sub>4</sub> aufgebracht  
15 wird, aus welcher eine Maske für das Ätzen der Elektrodenstruktur erzeugt wird.

Wie bereits weiter oben ausgeführt, steigen bei einer weiteren  
20 Miniaturisierung der in einem Mikrochip verwirklichten Bauelemente die Anforderungen an die verwendeten Materialien sowie die Verfahren zu deren Abscheidung und Strukturierung. Insbesondere muss auch bei elektronischen Bauelementen mit Strukturgrößen von weniger als 90 nm eine zuverlässige Funk-  
25 tion gewährleistet sein.

Aufgabe der Erfindung ist es daher, ein mikroelektronisches Bauelement zur Verfügung zu stellen, bei welchem auch bei  
30 sehr geringen Strukturgrößen von beispielsweise weniger als 90 nm eine zuverlässige Funktion gewährleistet ist.

Diese Aufgabe wird gelöst durch ein mikroelektronisches Bauelement mit zumindest einer aus WN<sub>x</sub> gebildeten Barrierschicht, wobei x zwischen 0,3 und 0,5 gewählt ist.

Bei Untersuchungen der Eigenschaften von  $WN_x$ -Schichten wurde gefunden, dass  $WN_x$ -Barrieren mit einer Stöchiometrie innerhalb eines Bereichs  $0,3 < x < 0,5$  einerseits eine sehr hohe thermische Stabilität aufweisen und andererseits der elektrische Widerstand der  $WN_x$ -Barriere deutlich geringer ist als beispielsweise einer Schicht aus WN oder  $WN_2$ . Die thermische Stabilität der Barriere konnte bis zu Temperaturen von  $1080^\circ\text{C}$  nachgewiesen werden. Durch ihre hohe Temperaturstabilität behält die Barriere bei den üblicherweise für die Herstellung von Mikrochips verwendeten Prozessbedingungen ihre Struktur, so dass eine Funktion des mikroelektronischen Bauelements im fertig gestellten Mikrochip gewährleistet ist.

Die Barriere zeigt eine sehr gute Haftung auf Materialien, wie sie bei der Herstellung von Mikrochips zum Einsatz gelangen. Ebenso lassen sich derartige Materialien auch auf der erfindungsgemäßen  $WN_x$ -Barrierschicht abscheiden, wobei eine gute Haftung der Schichten auf der Barriere erreicht wird. So haftet die  $WN_x$ -Barrierschicht sehr gut auf Oxidschichten, wie Siliziumdioxid, und lässt sich daher beispielsweise als Barrierschicht bei der Herstellung von Leiterbahnen und Kontaktstrukturen verwenden, um eine Diffusion des Metalls, wie Kupfer oder Wolfram, aus der Leiterbahn oder der Kontaktstruktur in darunter liegende bzw. umgebende Schichten zu unterdrücken.

Die vorteilhaften Eigenschaften der erfindungsgemäßen  $WN_x$ -Barrierschicht kommen besonders zur Geltung, wenn der niedrige elektrische Widerstand der Barriere genutzt werden kann. Besonders vorteilhaft lässt sich die  $WN_x$ -Barrierschicht daher in mikroelektronischen Bauelementen verwenden, bei welchen sich auf zumindest einer Seite der aus  $WN_x$  gebildeten Barrierschicht eine erste Schicht aus einem leitfähigen Material anschließt. Auf der gegenüberliegenden Seite kann sich beispielsweise eine Oxidschicht an die aus  $WN_x$  gebildete Barrierschicht anschließen, die als Gatedielektrikum wirken

kann. Eine Oxidation des leitfähigen Materials der ersten Schicht durch aus der Oxidschicht eindiffundierende Sauerstoffatome kann dann wirksam unterdrückt werden. Durch die hohe elektrische Leitfähigkeit der  $WN_x$ -Barriere wird der elektrische Widerstand der Elektrode nicht negativ beeinflusst. Die Verwendung von Materialien mit hoher elektrischer Leitfähigkeit ermöglicht daher z.B. die Darstellung von Elektroden mit verringerten Abmessungen, welche als weiteren Vorteil auch kürzere Schaltzeiten der mikroelektronischen Bauelemente ermöglichen.

Die aus  $WN_x$  gebildete Barriereschicht eignet sich weiterhin für die Abgrenzung zweier Schichten aus leitfähigen Materialien. Im mikroelektronischen Bauelement schließt sich in diesem Fall an die der ersten Schicht aus einem leitfähigen Material gegenüberliegende Seite der aus  $WN_x$  gebildeten Barriereschicht eine zweite Schicht aus einem leitfähigen Material an, so dass ein Schichtstapel aus zwei Schichten aus leitfähigen Materialien sowie einer zwischen diesen Schichten angeordneten, aus  $WN_x$  gebildeten Barriereschicht erhalten wird. Die leitfähigen Materialien der ersten Schicht und der zweiten Schicht können dabei gleich oder vorzugsweise verschieden sein. Derartige Schichtstapel finden sich beispielsweise beim Anschluss eines elektrisch aktiven Gebiets, wie der Source- oder der Drainelektrode eines Transistors, an eine Leiterbahn. Das anzusteuern Element, in diesem Fall die anzusteuern Elektrode des Transistors, bildet im Sinne der Erfindung beispielsweise die erste Schicht und das Material des Kontakts zur Leiterbahn die zweite Schicht. Zwischen den beiden Schichten ist dann die aus  $WN_x$  gebildete Barriereschicht angeordnet, so dass eine Diffusion der Metallatome zwischen Kontakt und Elektrode wirksam unterdrückt wird.

Die aus  $WN_x$  gebildete Barriereschicht kann aber auch innerhalb eines Strukturelements des mikroelektronischen Bauelements angeordnet sein, beispielsweise als Bestandteile einer

Elektrode. So kann die aus  $WN_x$  gebildete Barrierschicht Bestandteil einer Gateelektrode eines Transistors sein. Die Gateelektrode umfasst in diesem Fall mehrere Schichten aus verschiedenen elektrisch leitfähigen Materialien, wobei einzelne Schichten der Elektrode durch eine aus  $WN_x$  gebildete Barrierschicht getrennt werden. Das erfindungsgemäße mikroelektronische Bauelement umfasst in diesem Fall einen Schichtstapel, welcher aus zumindest der ersten Schicht aus einem leitfähigen Material, der aus  $WN_x$  gebildeten Barrierschicht und der zweiten Schicht aus einem leitfähigen Material aufgebaut ist. Der Schichtstapel bildet dann z.B. die Gateelektrode des Transistors.

Durch die im erfindungsgemäßen mikroelektronischen Bauelement vorgesehene  $WN_x$ -Barrierschicht kann eine Diffusion von Atomen aus bzw. in die erste Schicht wirksam unterdrückt werden. Es können daher Materialien verwendet werden, die eine sehr hohe elektrische Leitfähigkeit aufweisen, jedoch mit Materialien aus angrenzenden Schichten reagieren. Wegen seiner hohen elektrischen Leitfähigkeit ist dabei Wolfram als Material für die erste Schicht besonders bevorzugt.

Die zweite Schicht, welche gegenüberliegend zur ersten Schicht auf bzw. unter der aus  $WN_x$  gebildeten Barrierschicht angeordnet ist, kann an sich aus beliebigen Materialien bestehen. Wegen seiner leichten Strukturierbarkeit bzw. aus Gründen einer besseren Haftung kann es für spezielle Anwendungen sinnvoll sein, die zweite Schicht aus Polysilizium herzustellen. Durch die aus  $WN_x$  gebildete Barrierschicht wird eine Reaktion zwischen Silizium und beispielsweise Wolfram, aus dem die erste Schicht hergestellt ist, wirksam vermieden, so dass beispielsweise eine Elektrode erhalten werden kann, welche eine hohe elektrische Leitfähigkeit aufweist.

Die Eigenschaften der Barrierschicht werden von der Stöchiometrie der  $WN_x$ -Schicht bestimmt, welche sich durch die Her-

stellbedingungen einstellen lässt. Gegenstand der Erfindung ist daher auch ein Verfahren zur Herstellung eines mikroelektronischen Bauelements mit zumindest einer aus  $WN_x$  gebildeten Barrierschicht, wobei eine Fläche einer ersten Schicht bereitgestellt wird, auf der Fläche aus einer Stickstoffvorläuferverbindung und einer Wolframvorläuferverbindung eine aus  $WN_x$  gebildete Barrierschicht abgeschieden wird, wobei die abgeschiedene Menge der Wolframvorläuferverbindung und die abgeschiedene Menge der Stickstoffvorläuferverbindung so gewählt ist, dass  $x$  einen Wert zwischen 0,3 und 0,5 annimmt, auf der aus  $WN_x$  gebildeten Barrierschicht eine zweite Schicht abgeschieden wird, und das mikroelektronische Bauelement anschließend in üblicher Weise fertig gestellt wird.

Beim erfindungsgemäßen Verfahren ist es wesentlich, dass die Zusammensetzung der aus  $WN_x$  gebildeten Barrierschicht genau kontrolliert wird. Die Zusammensetzung der aus  $WN_x$  gebildeten Barrierschicht lässt sich mit üblichen Verfahren bestimmen, beispielsweise Auger-Elektronenspektroskopie oder Rutherford-Rückstreuung. Auf diese Weise lässt sich die gewünschte hohe elektrische Leitfähigkeit der Barrierschicht sehr genau einstellen, wobei die Funktionalität und Stabilität auch bei nachfolgenden Temperaturbehandlungen bis 1080 °C gewährleistet ist.

Wie bereits weiter oben beschrieben, lässt sich die aus  $WN_x$  gebildete Barrierschicht für verschiedene Anwendungen innerhalb eines mikroelektronischen Bauelements einsetzen. In Abhängigkeit von der beabsichtigten Anwendung wird die entsprechende erste Schicht bzw. die Fläche ausgewählt, auf welche die aus  $WN_x$  gebildete Barrierschicht abgeschieden werden soll. Beispielsweise kann die Fläche von einer Oxidschicht, insbesondere einer Gateoxidschicht bereitgestellt werden. Die Fläche kann jedoch auch von einer Schicht aus einem elektrisch leitfähigen Material bereitgestellt werden, beispielsweise einer Schicht aus Polysilizium.

Die aus  $WN_x$  gebildete Barrierschicht lässt sich an sich mit üblichen Verfahren herstellen. So kann die aus  $WN_x$  gebildete Barrierschicht beispielsweise durch eine chemische Gasphasenabscheidung (CVD = Chemical Vapor Deposition) erzeugt werden. Die chemische Gasphasenabscheidung wird dabei in üblicher Weise durchgeführt, wobei übliche Vorläuferverbindungen für Wolfram und Stickstoff verwendet werden. Als Vorläuferverbindung für Wolfram kann beispielsweise  $WF_6$  verwendet werden. Als Vorläuferverbindung für Stickstoff eignet sich beispielsweise  $NH_3$  oder  $N_2$ . Die chemische Gasphasenabscheidung kann dabei auch sequentiell durchgeführt werden. Die Herstellung der aus  $WN_x$  gebildeten Barrierschicht erfolgt in diesem Fall durch ein ALD-Verfahren (ALD = Atomic Layer Deposition).

Die aus  $WN_x$  gebildete Barrierschicht kann auch durch eine physikalische Gasphasenabscheidung (PVD = Physical Vapor Deposition) erzeugt werden. In diesem Fall kann beispielsweise als Vorläuferverbindung für das Wolfram ein Wolfram-Target verwendet werden, das in einer  $N_2$ -Atmosphäre gesputtert wird. Für die physikalische Gasphasenabscheidung können daher ebenfalls die üblichen Bedingungen gewählt werden, die der Fachmann durch entsprechende Vorversuche ohne weiteres ermitteln kann.

Wie bereits weiter oben beschrieben, zeichnet sich die aus  $WN_x$  gebildete Barrierschicht insbesondere durch ihre hohe elektrische Leitfähigkeit aus. Sie eignet sich daher insbesondere für eine Verwendung in elektrischen Kontakten. Bevorzugt wird beim erfindungsgemäßen Verfahren daher auf der aus  $WN_x$  gebildeten Barrierschicht eine zweite Schicht aus einem leitfähigen Material abgeschieden.

Als leitfähiges Material können an sich alle für eine Verwendung in Mikrochips übliche Materialien verwendet werden. Besonders bevorzugt wird wegen seiner hohen elektrischen

Leitfähigkeit Wolfram als leitfähiges Material der zweiten Schicht verwendet.

Die aus  $WN_x$  gebildete Barrierschicht kann an sich auf beliebigen Materialien abgeschieden werden. Geeignet ist beispielsweise eine Oxidschicht, durch welche ein Gatedielektrikum ausgebildet wird. Für die Herstellung von Elektroden kann es jedoch auch vorteilhaft sein, wenn die Fläche von einer ersten Schicht aus einem leitfähigen Material bereitgestellt wird. Die Elektrode kann dann als Schichtstapel ausgebildet werden.

In einer bevorzugten Ausführungsform ist das leitfähige Material der ersten Schicht Polysilizium, welches zur Erhöhung der elektrischen Leitfähigkeit auch eine Dotierung aufweisen kann.

Die Erfindung wird im Weiteren anhand von Beispielen sowie unter Bezugnahme auf die beigefügten Figuren näher erläutert. Dabei zeigt:

Fig. 1 einen Schnitt durch verschiedene Ausführungsformen des erfindungsgemäßen mikroelektronischen Bauelements;

Fig. 2 eine elektronenmikroskopische Aufnahme eines Bruchs durch einen Schichtstapel aus  $W/WN_x$ /Poly-Si;

Fig. 3 eine Grafik, in welcher die elektrische Leitfähigkeit eines  $W/WN_x$ -Poly-Si-Schichtstapels in Abhängigkeit von  $x$  dargestellt ist.

Fig. 1A zeigt schematisch einen Schnitt durch einen Feldeffekttransistor, dessen Gateelektrode eine aus  $WN_x$  gebildete Barrierschicht umfasst, wobei  $x$  zwischen 0,3 und 0,5 gewählt



ist. In einem Siliziumsubstrat 1 sind als Source 2 und Drain 3 dotierte Gebiete implantiert. Das Siliziumsubstrat 1 ist mit einer Oxidschicht 4 bedeckt, welche auch das Gatedielektrikum bildet. Die Oxidschicht 4 besteht beispielsweise aus Siliziumdioxid. Auf der Oxidschicht 4 ist eine Schicht 5 aus Polysilizium angeordnet, welche eine Dicke von beispielsweise 20 - 200 nm aufweist. Auf der Schicht 5 ist eine dünne Barriere 6 aus  $WN_x$  abgeschieden, wobei gilt  $0,3 < x < 0,5$ . Die  $WN_x$ -Barrierschicht 6 weist eine Dicke im Bereich von beispielsweise 1 bis 50 nm auf. Die  $WN_x$ -Barriere 6 kann beispielsweise durch ein CVD-Verfahren aus geeigneten Wolfram- bzw. Stickstoffvorläuferverbindungen erzeugt werden. Auf der  $WN_x$ -Barriere 6 ist eine Schicht 7 aus Wolframmetall angeordnet. Die Dicke dieser Schicht kann beispielsweise im Bereich von 20 - 100 nm gewählt werden. Die Wolframschicht 7 kann mit üblichen Verfahren aufgebracht werden. Geeignet ist beispielsweise eine Abscheidung aus der Gasphase, wobei als Vorläuferverbindungen für Wolfram beispielsweise  $WF_6$  verwendet wird, das in einer  $H_2$ -Atmosphäre reduziert wird. Der aus den Schichten 5 und 7 sowie der  $WN_x$ -Barriere 6 aufgebaute Schichtstapel bildet die Gateelektrode des Transistors. Der Schichtstapel kann auch von einer Abdeckschicht 8 abgeschlossen werden. Geeignet ist beispielsweise eine Schicht aus  $Si_3N_4$  oder  $SiO_2$ . Die Herstellung und Strukturierung der einzelnen Schichten erfolgt nach bekannten Verfahren. Der Aufbau des Transistors kann dabei in an sich beliebiger Weise erfolgen, so dass auch andere Konfigurationen beispielsweise der Elektroden verwirklicht werden können.

Auf die in Fig. 1A dargestellte Schicht 5 aus Polysilizium kann auch verzichtet werden. Eine derartige Anordnung ist in Fig. 1B dargestellt. In einem Siliziumsubstrat 1 sind wiederum elektrisch aktive Bereiche als Source 2 und Drain 3 definiert. Auf dem zwischen Source 2 und Drain 3 angeordneten undotierten Abschnitt des Siliziumsubstrats 1 ist eine Oxidschicht 4 als Gateoxid definiert, auf welcher direkt eine

WN<sub>x</sub>-Barriere 6 angeordnet ist. Der weitere Aufbau entspricht der Darstellung aus Fig. 1A. Auf der WN<sub>x</sub>-Barriere 6 ist eine Wolframschicht 7 angeordnet, so dass eine Gateelektrode erhalten wird. Den oberen Abschluss der Gateelektrode bildet  
5 wiederum eine Abdeckschicht 8, beispielsweise eine Nitridschicht.

Die im erfindungsgemäßen mikroelektronischen Bauelement enthaltene WN<sub>x</sub>-Barriereschicht ist allgemein als Barriere zwischen zwei elektrisch leitfähigen Schichten geeignet. Eine  
10 beispielhafte Anordnung eines Kontakts ist in Fig. 1C dargestellt. In einem Siliziumsubstrat 1 ist ein Strukturelement 9 angeordnet, das elektrisch über eine Leiterbahn 10 angesteuert werden soll. Zur Isolation ist auf dem Siliziumsubstrat 1  
15 eine Schicht 11 aus einem Dielektrikum aufgebracht, in welche mit üblichen Verfahren eine Kontaktöffnung 12 eingebracht worden ist. Die Kontaktöffnung 12 sowie die Oberfläche der dielektrischen Schicht 11 ist mit einer WN<sub>x</sub>-Barriere 6 bedeckt. In der Kontaktöffnung 12 ist auf der WN<sub>x</sub>-Barriere 6  
20 ein Kontakt-Plug 13 aus einem leitfähigen Material, beispielsweise Kupfer, aufgebracht. Der Kontaktplug 13 führt zur Leiterbahn 10, die beispielsweise ebenfalls aus Kupfer besteht. Durch die WN<sub>x</sub>-Barriere 6 ist zum einen ein guter elektrischer Kontakt zwischen dem Strukturelement 9 und dem  
25 Kontaktplug 13 sichergestellt. Zum Anderen wird eine Diffusion des elektrisch leitfähigen Materials, beispielsweise Kupfer, aus der Leiterbahn 10 bzw. dem Kontaktplug 13 in das umgebende Material der dielektrischen Schicht 11 bzw. das Element 9 wirksam unterdrückt.

30 Ein Schichtstapel, wie er schematisch bei den verschiedenen Ausführungsformen des erfindungsgemäßen mikroelektronischen Bauelements unter Bezug auf Fig. 1 beschrieben wurde, ist als elektronenmikroskopische Aufnahme in Fig. 2 dargestellt.

35 Dabei ist auf einer Schicht 5 aus Polysilizium zunächst eine WN<sub>x</sub>-Barriere abgeschieden, auf welcher wiederum eine Wolfram-

schicht 7 abgeschieden ist. Der gezeigte Schichtstapel wurde nach der Abscheidung für 2 Minuten bei 950°C getempert. Man erkennt, dass trotz der hohen Temperatur die  $WN_x$ -Barriere 6 in ihrer Struktur erhalten bleibt und eine klare Trennung der Bereiche der Siliziumschicht 5 und der Wolframschicht 7 gewährleistet ist.

### Beispiel

Um den niedrigen elektrischen Kontaktwiderstand der  $WN_x$ -Barriere zu zeigen, wurden jeweils identische Schichtstapel erzeugt, welche eine Schicht aus Polysilizium umfassen, auf welcher eine  $WN_x$ -Barriere angeordnet ist, die wiederum von einer Schicht aus reinem Wolframmetall bedeckt ist. Der Stickstoffanteil der  $WN_x$ -Barriere wurde systematisch variiert und jeweils der elektrische Kontaktwiderstand des Schichtstapels bestimmt. Die Ergebnisse dieser Messungen sind in Tabelle 1 sowie in Fig. 3 dargestellt. In Fig. 3 ist auf der Abszisse der Wert für  $x$  und auf der Ordinate logarithmisch der elektrische Kontaktwiderstand des Kontakts aufgetragen. Zum Vergleich ist auch der Kontaktwiderstand für einen Schichtstapel aus Polysilizium und Wolframsilizid angegeben.

Tabelle 1: Kontaktwiderstand eines Schichtstapels Poly-Si/ $WN_x$ /W bei Variation von  $x$

$x$ ( $WN$ ) <sub><math>x</math></sub>	Ketten-Kontaktwiderstand ( $\Omega$ /Kontakt)
0,4	$1 \times 10^6$
0,58	$2 \times 10^7$
0,66	$2 \times 10^7$
1,0	$1 \times 10^8$
1,2	$5 \times 10^9$
Poly-Si/WSi	$9 \times 10^9$

Man erkennt, dass der untersuchte Schichtstapel bei Werten  $x > 1$  einen hohen Widerstand aufweist, welcher mit abnehmenden Werten für  $x$  stark abnimmt und im Bereich von  $0,5 > x > 0,3$  ein Minimum erreicht. Bei weiter abnehmenden Werten für  $x$  ist  
5 die thermische Stabilität der  $WN_x$ -Barriere nicht mehr gewährleistet. Als Referenz wird schließlich der Wert für einen Schichtstapel aus Polysilizium und Wolframsilizid angegeben. Bei Verwendung einer  $WN_x$ -Barriere mit der oben beschriebenen Stöchiometrie kann also der elektrische Kontaktwiderstand des  
10 Schichtstapels minimiert werden bei gleichzeitiger Gewährleistung einer hohen thermischen Stabilität.

---

Patentansprüche

1. Mikroelektronisches Bauelement mit zumindest einer aus  $WN_x$  gebildeten Barrierschicht, wobei  $x$  zwischen 0,3 und 0,5  
5 gewählt ist.

2. Mikroelektronisches Bauelement nach Anspruch 1, wobei sich auf zumindest einer Seite der aus  $WN_x$  gebildeten Barrierschicht eine erste Schicht aus einem leitfähigen Material  
10 anschließt.

3. Mikroelektronisches Bauelement nach Anspruch 2, wobei sich an die der ersten Schicht aus einem leitfähigen Material gegenüberliegenden Seite der aus  $WN_x$  gebildeten Barrierschicht eine zweite Schicht aus einem leitfähigen Material  
15 anschließt, wobei das leitfähige Material der ersten Schicht und der zweiten Schicht gleich oder verschieden sein kann.

4. Mikroelektronisches Bauelement nach Anspruch 3, wobei ein  
20 aus zumindest der ersten Schicht aus einem leitfähigen Material, der aus  $WN_x$  gebildeten Barrierschicht und der zweiten Schicht aus einem leitfähigen Material aufgebaute Schichtstapel einen Kontakt zwischen einer Leiterbahn und einem anzusteuernden Strukturelement des mikroelektronischen Bauelements ausbildet.  
25

5. Mikroelektronisches Bauelement nach Anspruch 3, wobei ein aus zumindest der ersten Schicht aus einem leitfähigen Material, der aus  $WN_x$  gebildeten Barrierschicht und der zweiten  
30 Schicht aus einem leitfähigen Material aufgebaute Schichtstapel eine Gateelektrode eines Transistors bildet.

6. Mikroelektronisches Bauelement nach einem der vorhergehenden Ansprüche, wobei zumindest eine der ersten Schicht und  
35 der zweiten Schicht aus Wolfram aufgebaut ist.

7. Mikroelektronisches Bauelement nach einem der vorhergehenden Ansprüche, wobei zumindest eine der ersten Schicht und der zweiten Schicht aus Polysilizium aufgebaut ist.

5 8. Verfahren zur Herstellung eines mikroelektronischen Bauelements mit zumindest einer aus  $WN_x$  gebildeten Barrierschicht, wobei von einer ersten Schicht eines Strukturelements des mikroelektronischen Bauelements eine Fläche bereitgestellt wird, auf der Fläche aus einer Stickstoffvorläuferverbindung und einer Wolframvorläuferverbindung eine aus  $WN_x$   
10 gebildete Barrierschicht abgeschieden wird, wobei die abgeschiedene Menge der Wolframvorläuferverbindung und die abgeschiedene Menge der Stickstoffvorläuferverbindung so gewählt ist, dass  $x$  einen Wert zwischen 0,3 und 0,5 annimmt, auf der  
15 aus  $WN_x$  gebildeten Barrierschicht eine zweite Schicht abgeschieden wird und das mikroelektronische Bauelement in üblicher Weise fertig gestellt wird..

20 9. Verfahren nach Anspruch 8, wobei die aus  $WN_x$  gebildete Barrierschicht durch eine chemische Gasphasenabscheidung abgeschieden wird.

25 10. Verfahren nach Anspruch 8, wobei die aus  $WN_x$  gebildete Barrierschicht durch eine physikalische Gasphasenabscheidung abgeschieden wird.

11. Verfahren nach einem der Ansprüche 8 bis 10, wobei erste Schicht aus einem leitfähigen Material aufgebaut ist.

30 12. Verfahren nach einem der Ansprüche 8 bis 11, wobei die auf der aus  $WN_x$  gebildeten Barrierschicht abgeschiedene zweite Schicht aus einem elektrisch leitfähigen Material aufgebaut ist.

---

13. Verfahren nach einem der Ansprüche 8 bis 12, wobei das leitfähige Material der ersten und/oder der zweiten Schicht Wolfram ist.

- 5 14. Verfahren nach einem der Ansprüche 8 bis 13, wobei das leitfähige Material der ersten und/oder der zweiten Schicht Polysilizium ist, welches ggf. eine Dotierung aufweisen kann.

---

Zusammenfassung

Niederohmige  $WN_x$ -Barriere

- 5 Die Erfindung betrifft ein mikroelektronisches Bauelement mit einer aus  $WN_x$  gebildeten Barrierschicht sowie ein Verfahren zur Herstellung eines solchen mikroelektronischen Bauelements. Die Stöchiometrie der aus  $WN_x$  gebildeten Barriere wird so gewählt, dass  $0,5 > x > 0,3$  gilt. Die Barriere weist eine
- 10 sehr hohe Temperaturstabilität sowie einen geringen elektrischen Widerstand auf und eignet sich daher insbesondere für eine Verwendung in einem Gatestack.



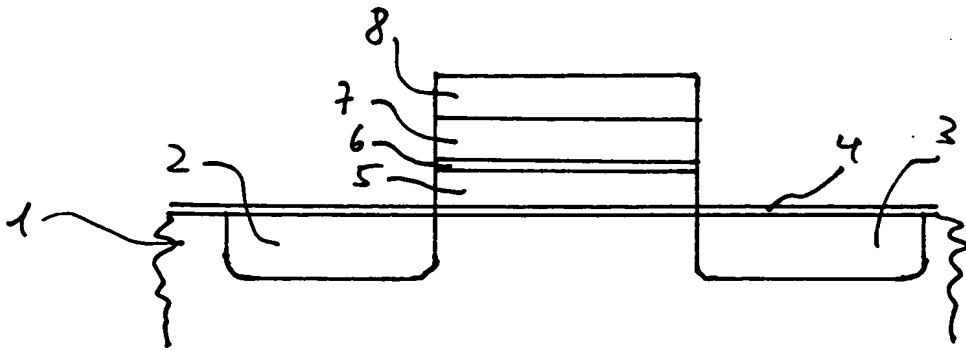


Fig. 1a

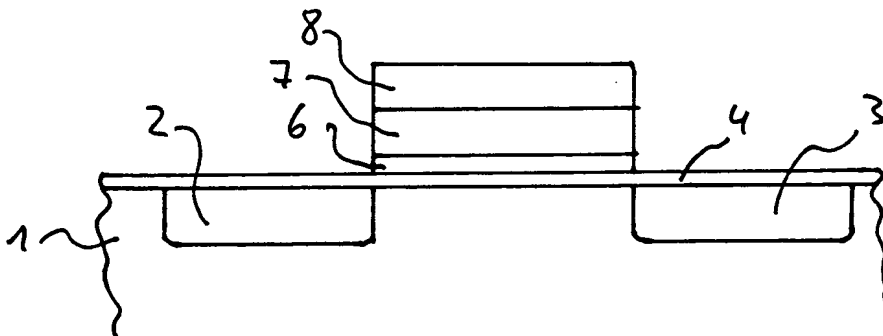


Fig. 1b

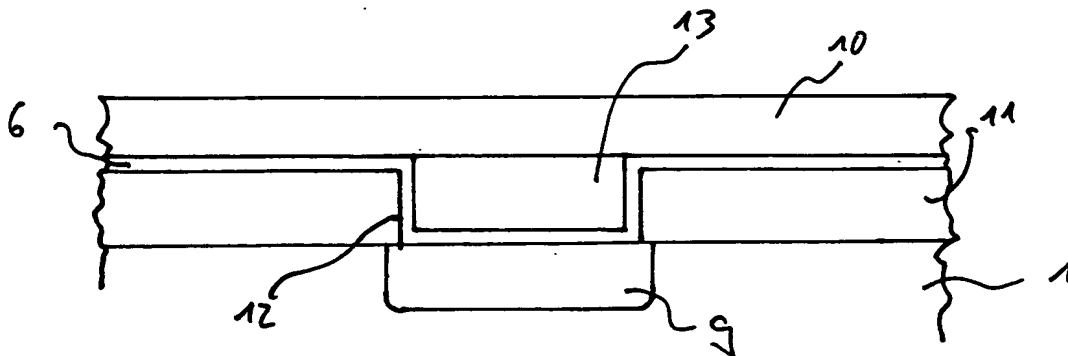


Fig. 1c

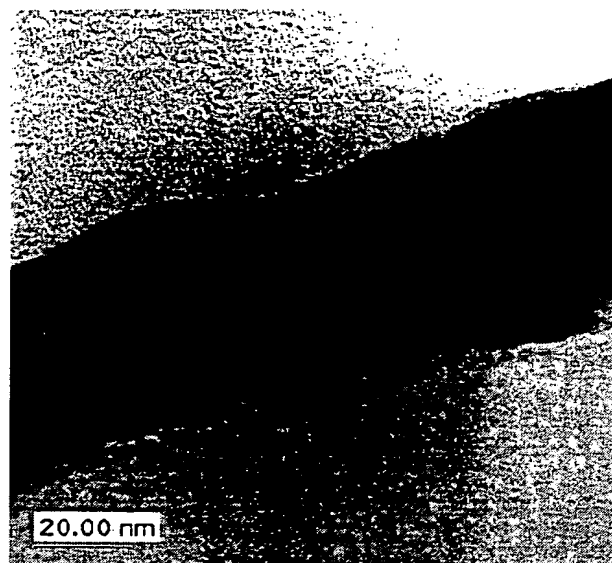
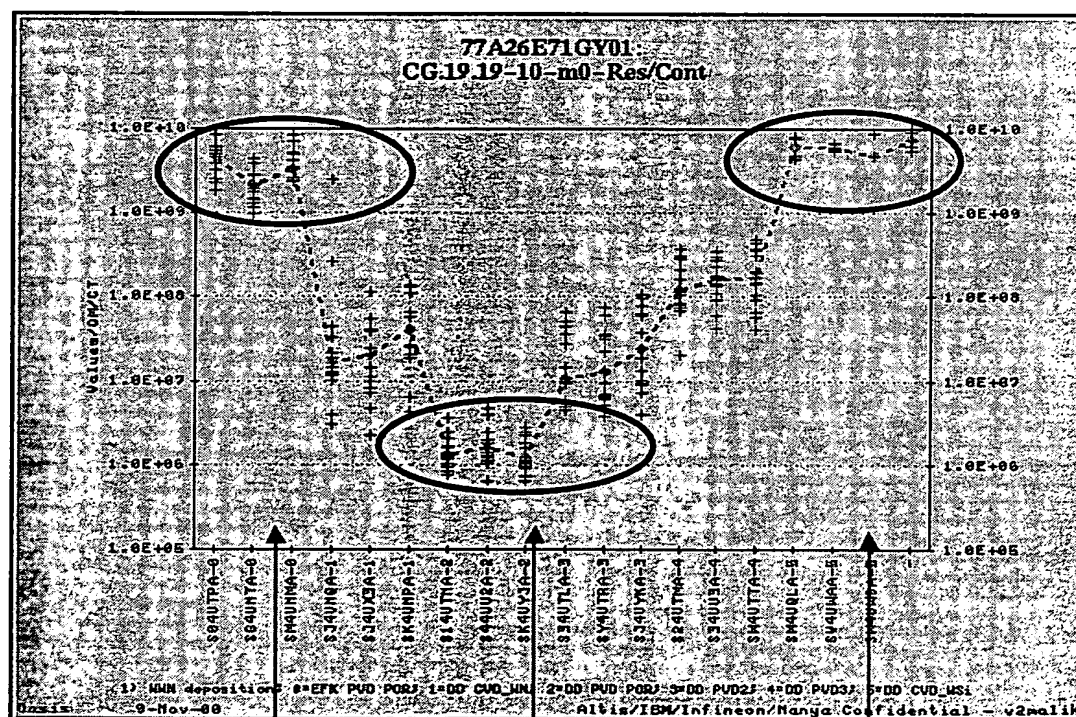


Fig. 2

[Ohm/contact]



WNx  
x>1

WNx  
x=0,44

Poly/WSix

Fig. 3